

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-216204

(P2000-216204A)

(43) 公開日 平成12年8月4日 (2000.8.4)

(51) Int.Cl.⁷

識別記号

F I

テマート* (参考)

H 0 1 L 21/66

H 0 1 L 21/66

B 2 G 0 1 1

G 0 1 R 1/073

G 0 1 R 1/073

E 4 M 1 0 6

審査請求 有 請求項の数 6 O L (全 11 頁)

(21) 出願番号 特願平11-11447

(22) 出願日 平成11年1月20日 (1999.1.20)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 松山 英二

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100097113

弁理士 堀 城之

Fターム(参考) 2G011 AA17 AC11 AE03

4M106 AA01 AA02 AB09 BA01 BA04

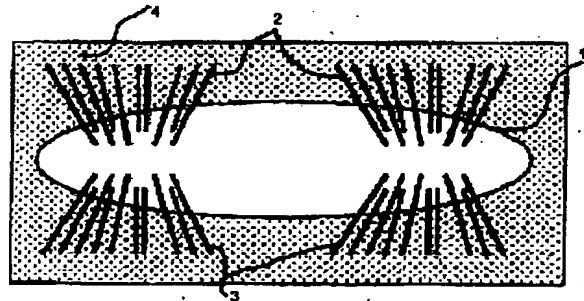
BA14 CA17 DD04 DD10 DD23

(54) 【発明の名称】 探針プローブカード及びウエハー検査方法

(57) 【要約】

【課題】 本発明は、ウエハーレベルの複数の固体撮像素子チップに対する光学特性検査を同時に短時間でかつ低コストで実行する探針プローブカード及びウエハー検査方法を提供することを課題とする。

【解決手段】 細長いチップ形状を有し、1列構成または2列構成の検査パッドがチップの端側の一方または両方に形成されたウエハーレベルの複数の固体撮像素子チップに対する光学特性検査を同時に実行する探針プローブカードであって、カードの同一平面上に形成された複数の探針プローブ群を有し、前記複数の探針プローブ群の各々を構成する探針プローブは、針先が相互に交差しないように千鳥配列され、前記複数の探針プローブ群の各々は、隣接する探針プローブ群とプローブ針先が交差しないように所定距離だけ離間されている探針プローブ配置構造を備えている。



1 ザグリ穴
2 探針プローブ群A
3 探針プローブ群B
4 カード

【特許請求の範囲】

【請求項1】 細長いチップ形状を有し1列構成または2列構成の検査パッドがチップの端側の一方または両方に形成されたウエハーレベルの複数の固体撮像素子チップに対する光学特性検査を同時に実行する探針プローブカードであって、カードの同一平面上に形成された複数の探針プローブ群を有し、前記複数の探針プローブ群の各々を構成する探針プローブは、針先が相互に交差しないように千鳥配列され、前記複数の探針プローブ群の各々は、隣接する探針プローブ群とプローブ針先が交差しないように所定距離だけ離間されている探針プローブ配置構造を備えていることを特徴とする探針プローブカード。

【請求項2】 前記固体撮像素子チップの各々における光学特性をウエハーレベルで同時検査するための開口部を有するザグリ穴がカードの中央部付近に形成された探針プローブ配置構造を備えていることを特徴とする請求項1に記載の探針プローブカード。

【請求項3】 前記離間距離が数10乃至数100 μ mであることを特徴とする請求項1又は2に記載の探針プローブカード。

【請求項4】 前記固体撮像素子チップの各々の上へ投影された前記探針プローブ群の各々の影が当該固体撮像素子チップに設けられたフォトダイオードに投影されないような前記同一平面上に、前記探針プローブ群の各々を配置することを特徴とする請求項3に記載の探針プローブカード。

【請求項5】 細長いチップ形状を有し1列構成または2列構成の検査パッドがチップの端側の一方または両方に形成されたウエハーレベルの複数の固体撮像素子チップ上に形成されている検査パッドを探針プローブ群を用いて同時に接触させる工程と、前記検査パッドを探針プローブ群の各々を用いて同時に接触させた状態で、前記固体撮像素子チップの各々をウエハーレベルで複数チップ同時検査する工程とを有することを特徴とするウエハー検査方法。

【請求項6】 前記固体撮像素子チップの各々へ前記探針プローブ群の各々を介して各々独立に所定の信号を入力する工程と、前記固体撮像素子チップの各々からの出力信号を前記探針プローブ群の各々を介して各々独立にサンプリングする工程と、前記探針プローブ群の各々から各々独立にサンプリングした出力信号を、複数チャンネル並列処理機能を有する検査機を用いて同時並列に演算処理する工程とを有することを特徴とする請求項5に記載のウエハー検査方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ウエハーレベルの

複数の固体撮像素子チップに対する光学特性検査を同時に実行する探針プローブカード及びウエハー検査方法に関する。

【0002】

【従来の技術】 近年、固体撮像素子チップの製品価格は年々下がる傾向にあり、製品原価を低減することは重要である。また、固体撮像素子チップの検査工程で発生する費用コストの製品原価に占める割合は無視できず、固体撮像素子チップの検査時間の低減が求められている。よって、1つのペレットに要する検査時間の短縮が必要となるが、検査項目数を省略等しない限り、テストプログラムの改良による検査時間の短縮の効果は80%～90%程度であり、固体撮像素子チップの検査工程で発生する費用コストも従来の80～90%程度にしか削減効果がなく根本解決に至っていない。

【0003】 図7は第1従来技術の探針プローブカードを説明するための上面図である。また図13は1列の固体撮像素子のみに限定された検査パッド構造を説明するための上面図である。複数($n \geq 2$)の固体撮像素子チップの同時検査が検査時間を短縮する方法として考えられた。これは複数の固体撮像素子チップからの出力信号等を並列(パラレル)に検知し、デバイス特性等の検査を並列処理方式で行う方法(第1従来技術)である。このような第1従来技術において、検査測定時間を比較すると、同時に3つの固体撮像素子チップからの出力信号を並列に検知し、2チャンネル並列処理機能を有する検査機で検査した場合と、1チャンネル処理機能を有する検査機で1チップを単独に検査した場合とでは、検査開始から検査終了までの検査時間は殆ど等しくなる。このため、3つの固体撮像素子チップを同時検査する場合に1チップあたりに要する検査時間は、1つの固体撮像素子チップを単独に検査する検査測定時間の50～60%で済むため、固体撮像素子チップの検査工程で発生する費用コストを従来の50～60%程度に削減する効果がある。

【0004】 図12は2列構造の検査パッドを備えた固体撮像素子が複数チップ並設された状態を示すチップ上面図である。図11は第2従来技術の探針プローブカードを用いたウエハー検査方法を示している。DRAM(ランダムアクセスメモリー)などでは、固体撮像素子チップA15、B16、C17の長さが短いため、横に複数個配列することが可能であるが、固体撮像素子チップA15、B16、C17はチップ長が横に長く、また固体撮像素子チップA15、B16、C17を照射するための光源が屈く範囲に限りがあり、横に複数個配列することは不可能であるという問題点があった。このような技術課題を解決することを目的とする従来技術として、図12、13に示すように固体撮像素子チップA15、B16、C17を縦列に並べる方法(第2従来技術)がある。

【0005】図8は第3従来技術の探針プローブカードを用いたウエハー検査方法を示している。また図9、10は第3従来技術の探針プローブカードにおける2段構造の探針プローブ配置構造を説明するための上面図である。第2従来技術の技術課題を解決することを目的とする従来技術として、図8、9、10に示すように、探針プローブ群A2の1段目2A、探針プローブ群A2の2段目2B、探針プローブ群B3の1段目3A、探針プローブ群B3の2段目3Bの2段構造にする方法（第3従来技術）が開示されている。第3従来技術では、図12に示すような検査パッドA11が2列である固体撮像素子チップA15、B16が形成されているウエハーを2ペレット同時測定するために、探針プローブ群A2の1段目2A、探針プローブ群A2の2段目2B、探針プローブ群B3の1段目3A、探針プローブ群B3の2段目3Bの2段構造にしている。第3従来技術では、図11に示すように相互に針先が接触するのを防ぐことができ、かつ探針プローブ群A2、探針プローブ群B3が照射されたとき、固体撮像素子チップA15、B16上へ投影された影が、1番目の固体撮像素子チップA15、B16、または2番目の固体撮像素子チップA15、B16のフォトダイオード部10にかかることはないといった効果がある。

【0006】

【発明が解決しようとする課題】しかしながら、第1従来技術では、図7、8に示すように、探針プローブ群A2、探針プローブ群B3が同一平面上に形成されたカード4で、ウエハー上に形成されている固体撮像素子チップA15、B16を2個同時検査する方法を実現できるのは、固体撮像素子チップA15、B16の検査パッド構造が図13に示す検査パッドA11、B12、C13、D14のような1列の固体撮像素子チップA15、B16、C17、D18のみに限定されるという問題点があった。

【0007】また第2従来技術では、図12のような検査パッドA11、B12、C13が2列である固体撮像素子チップA15、B16、C17のウエハー状態で2ペレット同時測定を、探針プローブ群A2、探針プローブ群B3が同一平面上に形成されているプローブ配列構造を用いて実現しようとした場合、図11に示すように、探針プローブ群A2、探針プローブ群B3の針先が固体撮像素子チップA15、B16を跨いで交差する構造になってしまうため、相互に針先が接触する恐れがあり、製作上実現が不可能であるという問題点があった。

【0008】また第3従来技術では、探針プローブが探針プローブ群A2の1段目2A、探針プローブ群A2の2段目2B、探針プローブ群B3の1段目3A、探針プローブ群B3の2段目3Bで構成されるため、探針プローブ群の変形などを防ぎ精度を持たせるための固定強度を保つようにすると、探針プローブカードが厚くなり、

また探針プローブの配置構成も複雑になる。このため、製作費が100万円以上になり、従来の探針プローブ群を平面に配置する方法に比べ、10倍以上の製作コストがかかってしまうという問題点があった。本発明は斯かる問題点を鑑みてなされたものであり、その目的とするところは、ウエハーレベルの複数の固体撮像素子チップに対する光学特性検査を同時に短時間でかつ低コストで実行する探針プローブカード及びウエハー検査方法を提供する点にある。

【0009】

【課題を解決するための手段】本発明の請求項1に記載の要旨は、細長いチップ形状を有し1列構成または2列構成の検査パッドがチップの端側の一方または両方に形成されたウエハーレベルの複数の固体撮像素子チップに対する光学特性検査を同時に実行する探針プローブカードであって、カードの同一平面上に形成された複数の探針プローブ群を有し、前記複数の探針プローブ群の各々を構成する探針プローブは、針先が相互に交差しないように干渉配列され、前記複数の探針プローブ群の各々は、隣接する探針プローブ群とプローブ針先が交差しないように所定距離だけ離開されている探針プローブ配置構造を備えていることを特徴とする探針プローブカードに存する。また本発明の請求項2に記載の要旨は、前記固体撮像素子チップの各々における光学特性をウエハーレベルで同時検査するための開口部を有するザグリ穴がカードの中央部付近に形成された探針プローブ配置構造を備えていることを特徴とする請求項1に記載の探針プローブカードに存する。また本発明の請求項3に記載の要旨は、前記離開距離が数10乃至数100 μm であることを特徴とする請求項1又は2に記載の探針プローブカードに存する。また本発明の請求項4に記載の要旨は、前記固体撮像素子チップの各々の上へ投影された前記探針プローブ群の各々の影が当該固体撮像素子チップに設けられたフォトダイオードに投影されないような前記同一平面上に、前記探針プローブ群の各々を配置することを特徴とする請求項3に記載の探針プローブカードに存する。また本発明の請求項5に記載の要旨は、細長いチップ形状を有し1列構成または2列構成の検査パッドがチップの端側の一方または両方に形成されたウエハーレベルの複数の固体撮像素子チップ上に形成されている検査パッドを探針プローブ群を用いて同時に接触させる工程と、前記検査パッドを探針プローブ群の各々を用いて同時に接触させた状態で、前記固体撮像素子チップの各々をウエハーレベルで複数チップ同時検査する工程とを有することを特徴とするウエハー検査方法に存する。また本発明の請求項6に記載の要旨は、前記固体撮像素子チップの各々へ前記探針プローブ群の各々を介して各々独立に所定の信号を入力する工程と、前記固体撮像素子チップの各々からの出力信号を前記探針プローブ群の各々を介して各々独立にサンプリングする工程と、

前記探針プローブ群の各々から各々独立にサンプリングした出力信号を、複数チャネル並列処理機能を有する検査機を用いて同時並列に演算処理する工程とを有することを特徴とする請求項5に記載のウエハー検査方法に存する。

【0010】

【発明の実施の形態】以下に示す各実施形態の特徴は、細長いチップ形状を有し、ウエハー状態の複数並べられた固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）を複数チップ同時にウエハー検査するために、探針プローブ群を同一平面上に千鳥配列（スタッカード）状に配列した探針プローブ配置構造を備えている探針プローブカード、複数（ $n \geq 2$ 、 n は固体撮像素子チップの個数）並べられた固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）上に形成されている検査パッドを探針プローブ群を用いて同時に接触させた状態で、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）をウエハーレベルで複数チップ同時検査（光学特性検査）するウエハー検査方法に存する。以下、本発明の実施形態を図面に基づいて詳細に説明する。

【0011】（第1実施形態）ウエハー状態の固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）を2チップ同時にウエハー検査するための探針プローブカードの第1実施形態を以下に示す。図1は本発明にかかる探針プローブカードの第1実施形態を説明するための探針プローブ配置構造図である。図2は図1の探針プローブカードを用いた本発明にかかるウエハー検査方法の第1実施形態を示している。

【0012】固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）のは、図2に示すように、細長いチップ形状を有し、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）の端側の一方または両方にパッドが形成されるとともに、2列構造の固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）の検査用の検査パッド（検査パッドA11、検査パッドB12の各々）が形成されている。第1実施形態の探針プローブカードは、図1に示すように、固体撮像素子チップA15の検査パッドA11に接続するための探針プローブ群A2と固体撮像素子チップB16の検査パッドB12に接続するための探針プローブ群B3とがカード4上の同一平面上に接続され、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）における光による応答（光学特性）をウエハーレベルを用いて同時検査（本実施形態では、2チップ同時検査）するための開口部を有するザグリ穴1がカード4の中央部に形成された探針プローブ配置構造を備えている。

【0013】カード4の上方から照射された検査光は、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）のウエハーレベルでの複数チップ同時検査（光学特性検査）時、このザグリ穴1を通過して固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）のフォトダイオード部10に入射される。

【0014】固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）は、入射された光（検査光）の強弱に比例した電子を生成する横1列に並んだフォトダイオードを有するフォトダイオード部10、フォトダイオードが生成した電子をアナログ信号に変換する電荷検知部、電荷検知部で変換されたアナログ信号を増幅して出力するアンプ増幅回路部（不図示）を備えている。

【0015】第1実施形態の探針プローブカードでは、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）における光による応答（光学特性）をウエハーレベルを用いて同時検査する際、このフォトダイオード部10の一部に影が生じると正確なウエハーレベルでの複数チップ同時検査（光学特性検査）ができないケースを回避するように、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）上へ投影された探針プローブ群A2、探針プローブ群B3の影が固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）のフォトダイオード部10にかからないように、探針プローブ群A2と探針プローブ群B3を、カード4の両側に配置している。

【0016】例えば、図1、2に示すように、固体撮像素子チップA15上へ投影された探針プローブ群A2の影が、固体撮像素子チップA15のフォトダイオード部10にかからないように、探針プローブ群A2をカード4の一方側（図1、2では紙面上方側）に配置している。同様に、固体撮像素子チップB16の上へ投影された探針プローブ群B3の影が、固体撮像素子チップB16のフォトダイオード部10にかからないように、探針プローブ群B3をカード4の他端側（図1、2では紙面下方側）に配置している。

【0017】第1実施形態の探針プローブカードでは、複数（ $n \geq 2$ 、 n は固体撮像素子チップの個数）並べられた固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）上に形成されている検査パッドを探針プローブ群を用いて同時に接触させ、この状態で固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）を同時にウエハーレベルでの光学特性検査ができるような探針プローブ配置構造となっている。具体的には、図1に示すように、固体撮像素子チップA15のチップ上に形成されている検査パッドA11に探針プローブ群A2を接触させ

るとともに、固体撮像素子チップB 1 6のチップ上に形成されている検査パッドB 1 2に探針プローブ群B 3を接触させ、この状態で探針プローブ群A 2を用いて1番目の固体撮像素子チップA 1 5をウエハーレベルを用いて同時検査（光学特性検査）するとともに、探針プローブ群B 3を用いて2番目の固体撮像素子チップB 1 6をウエハーレベルで複数チップ同時検査（光学特性検査）できるような探針プローブ配置構造となっている。また、探針プローブ群A 2を構成する探針プローブ群の各々は針先が相互に交差しないように千鳥配列（スタッカード）状に配列され、探針プローブ群B 3を構成する探針プローブ群の各々は針先が相互に交差しないように千鳥配列（スタッカード）状に配列され、更に、探針プローブ群A 2を構成する探針プローブ群の各々の針先が探針プローブ群B 3を構成する探針プローブ群の各々の針先と交差しないように、探針プローブ群（探針プローブ群A 2、探針プローブ群B 3の各々）の各々の針先が数10～数100 μm の距離で配列された探針プローブ配置構造となっている。

【0018】このような探針プローブカードを用いた第1実施形態のウエハー検査方法では、複数（ $n \geq 2$ 、 n は固体撮像素子チップの個数）並べられた固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）上に形成されている検査パッドを探針プローブ群を用いて同時に接触させた状態で、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）をウエハーレベルで複数チップ同時検査（光学特性検査）している。具体的には、図1に示すように、固体撮像素子チップA 1 5のチップ上に形成されている検査パッドA 1 1に探針プローブ群A 2を接触させるとともに、固体撮像素子チップB 1 6のチップ上に形成されている検査パッドB 1 2に探針プローブ群B 3を接触させた状態で、探針プローブ群A 2を用いて1番目の固体撮像素子チップA 1 5をウエハーレベルを用いて同時検査（光学特性検査）するとともに、探針プローブ群B 3を用いて2番目の固体撮像素子チップB 1 6を検査している。

【0019】また、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）への入力信号は、探針プローブ群A 2側及び探針プローブ群B 3側から各々独立に印加され、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）からの出力信号は、探針プローブ群A 2側及び探針プローブ群B 3側から各々出力される。探針プローブ群A 2側及び探針プローブ群B 3側の各々から出力される出力信号は、2チャンネル並列処理機能を有する検査機を用いて同時並列に演算処理される。

【0020】次に、図面に基づき第1実施形態のウエハー検査方法を説明する。第1実施形態のウエハー検査方法では、固体撮像素子チップ（固体撮像素子チップA 1

5、固体撮像素子チップB 1 6の各々）における光による応答（光学特性）をウエハーレベルを用いて同時検査する際、このフォトダイオード部10の一部に影が生じると正確なウエハーレベルでの複数チップ同時検査（光学特性検査）ができないケースを回避するように、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）上へ投影された探針プローブ群A 2、探針プローブ群B 3の影が固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）のフォトダイオード部10にかからないように、探針プローブ群A 2と探針プローブ群B 3を、カード4の両側に配置した状態で光による応答（光学特性）をウエハーレベルを用いて同時検査している。

【0021】第1実施形態のウエハー検査方法では、ウエハー上に形成されている複数（ $n \geq 2$ ）の固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）のウエハーレベルでの複数チップ同時検査（光学特性検査）を同時に実行するために固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）に探針プローブ群（探針プローブ群A 2、探針プローブ群B 3の各々）を接触させる時、図2に示すように、固体撮像素子チップA 1 5のチップ上に形成されている検査パッドA 1 1に探針プローブ群A 2を接触させるとともに、固体撮像素子チップB 1 6のチップ上に形成されている検査パッドB 1 2に探針プローブ群B 3を接触させた状態で、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）のウエハーレベルでの光学特性検査を行う。この際、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）へ探針プローブ群A 2側及び探針プローブ群B 3側から各々独立に入力信号を印加し、探針プローブ群A 2側及び探針プローブ群B 3側の各々を介して固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）からの出力信号を受け取る。続いて、2チャンネル並列処理機能を有する検査機に受け取った出力信号を与えて同時並列に演算処理させる。これにより、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）のウエハーレベルでの光学特性検査時に、カード4の上方面から探針プローブ群A 2、探針プローブ群B 3に検査光が照射された場合であっても、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）の上に横一列に形成されているフォトダイオード部10に、固体撮像素子チップ（固体撮像素子チップA 1 5、固体撮像素子チップB 1 6の各々）の上へ投影された影が投影されるケースを回避してウエハーレベルでの光学特性検査を行うことができる。

【0022】以上説明したように、第1実施形態によれば、第1に、ウエハー状態の固体撮像素子チップA 1 5

の検査パッドA11上に探針プローブ群A2を当接するとともに、固体撮像素子チップB16の検査パッドB12に探針プローブ群B3を当接した状態でウエハーレベルでの複数チップ同時検査（光学特性検査）を同時に実行することが可能となる。第2に、複数（ $n \geq 2$ ）の固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）から各々独立した出力信号を、並列（パラレル）に検知し、デバイス特性等の検査を並列処理方式で行うので検査時間を少なくするのに効果的である。同時に2つの固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）からの出力信号を並列に検知し、2チャンネル並列処理機能を有する検査機を用いて検査した場合とで検査時間を比較すると、1チャンネル処理機能を有する検査機を用いて1チップを単独に検査する場合検査開始から検査終了までの検査時間は殆ど等しいため、2つの固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）の同時検査における1チップあたりに要する検査時間は、1つの固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）を単独にウエハーレベルでの光学特性検査する検査測定時間の50～60%で済むことになる。このため、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16の各々）の検査時間で発生する費用コストを従来の50～60%に低減することができるといった効果を奏する。第3に、製作コストの点でも従来の探針プローブ群（探針プローブ群A2、探針プローブ群B3の各々）を同一平面に配置する探針プローブ配置構造を用いているため、従来の探針プローブカードと同程度の製作コストで済む。

【0023】（第2実施形態）図3は本発明にかかる探針プローブカードの第2実施形態を説明するための探針プローブ配置構造図であり、図4は図3の探針プローブカードを用いた本発明にかかるウエハー検査方法の第2実施形態を示している。なお、第1実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。第2実施形態の探針プローブカードは、ウエハーレベルでの複数チップ同時検査（光学特性検査、本実施形態では、3チップ同時検査）を実行できるように、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々）の上に形成されている検査パッド（検査パッドA11、検査パッドB12、検査パッドC13の各々）を、探針プローブ群（探針プローブ群A2、探針プローブ群B3の各々）を用いて同時に接触させることができる探針プローブ配置構造を備えている点に特徴を有している。

【0024】第2実施形態の探針プローブカードは、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各

々）の光学特性検査を行うための検査パッド（検査パッドA11、検査パッドB12、検査パッドC13の各々）に当接する探針プローブ群（探針プローブ群A2、探針プローブ群B3の各々）がカード4上の同一平面上に形成された探針プローブ配置構造を備えている。この状態で、探針プローブ群（探針プローブ群A2、探針プローブ群B3の各々）は検査パッド（検査パッドA11、検査パッドB12、検査パッドC13の各々）に接続される。また、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々）の光学特性を同時検査するために、カード4の中央部には開口部をもつザグリ穴1が形成されている。

【0025】また、探針プローブ群A2が3番目の固体撮像素子チップC17のパッド及び1番目の固体撮像素子チップA15の上半分のパッドを検査し、探針プローブ群B3が1番目の固体撮像素子チップA15の下半分のパッド及び2番目の固体撮像素子チップB16のパッドを検査する探針プローブ配置構造を備えている。また、探針プローブ群A2を構成する探針プローブ群の各々は針先が相互に交差しないように千鳥配列（スタカード）状に配列され、探針プローブ群B3を構成する探針プローブ群の各々は針先が相互に交差しないように千鳥配列（スタカード）状に配列され、更に、探針プローブ群A2を構成する探針プローブ群の各々の針先が探針プローブ群B3を構成する探針プローブ群の各々の針先と交差しないように、探針プローブ群（探針プローブ群A2、探針プローブ群B3の各々）の各々の針先が数10～数100 μm の距離で配列された探針プローブ配置構造となっている。

【0026】次に、検査用の検査パッドA11、検査パッドB12、検査パッドC13が2列構造である固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々）を3チップ同時にウエハー検査する本発明による動作を図4に示す。第2実施形態のウエハー検査方法は、ウエハーレベルでの複数チップ同時検査（光学特性検査、本実施形態では、3チップ同時検査）を実行する際、固体撮像素子チップ（固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々）の上に形成されている検査パッド（検査パッドA11、検査パッドB12、検査パッドC13の各々）を、探針プローブ群（探針プローブ群A2、探針プローブ群B3の各々）を用いて同時に接触させた状態でウエハーレベルでの複数チップ同時検査（光学特性検査）を実行する点、及び探針プローブ群A2が3番目の固体撮像素子チップC17のパッド及び1番目の固体撮像素子チップA15の上半分のパッドを検査し、探針プローブ群B3が1番目の固体撮像素子チップA15の下半分のパッド及び2番目の固体撮像素子チップB16のパッドを検査する点

に特徴を有している。

【0027】以上説明したように、第2実施形態によれば、第1に、3番目の固体撮像素子チップC17のパッド及び1番目の固体撮像素子チップA15の上半分のパッドに探針プローブ群A2を当接し、1番目の固体撮像素子チップA15の下半分のパッド及び2番目の固体撮像素子チップB16のパッドに探針プローブ群B3を当接した状態でウエハーレベルでの複数チップ同時検査

(光学特性検査)を同時に実行することが可能となる。第2に、複数($n \geq 2$)の固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々)から各々独立した出力信号を、並列(パラレル)に検知し、デバイス特性等の検査を並列処理方式で行うので検査時間を少なくするのに効果的である。同時に3つの固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々)からの出力信号を並列に検知し、3チャンネル並列処理機能を有する検査機を用いて検査した場合とで検査時間を比較すると、1チャンネル処理機能を有する検査機を用いて1チップを単独に検査する場合検査開始から検査終了までの検査時間は殆ど等しいため、3つの固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々)の同時検査における1チップあたりに要する検査時間は、1つの固体撮像素子チップ

(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々)を単独にウエハーレベルでの光学特性検査する検査測定時間の30~40%で済むことになる。このため、固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17の各々)の検査時間で発生する費用コストを従来の30~40%に低減することができるといった効果を奏する。第3に、製作コストの点でも従来の探針プローブ群(探針プローブ群A2、探針プローブ群B3の各々)を同一平面上に配置する探針プローブ配置構造を用いているため、従来の探針プローブカードと同程度の製作コストで済む。

【0028】(第3実施形態)図5は本発明にかかる探針プローブカードの第3実施形態を説明するための探針プローブ配置構造図であり、図6は図5の探針プローブカードを用いた本発明にかかるウエハー検査方法の第3実施形態を示している。なお、第1、第2実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。第3実施形態は、 $n=4$ (4チップ同時検査)の場合の、固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)の検査用の検査パッド(検査パッドA11、検査パッドB12、検査パッドC13、検査パッドD14の各々)が、図13のように1列構造である固

体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)を4チップ同時にウエハー検査する探針プローブカード及びウエハー検査方法である。

【0029】図5に示す第3実施形態の探針プローブカードは、固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)の検査パッド(検査パッドA11、検査パッドB12、検査パッドC13、検査パッドD14の各々)を探針プローブするために探針プローブ群A2、探針プローブ群B3をカード4上の同一平面上に形成された探針プローブ配置構造を備えている。また、固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)の光による応答(光学特性)を検査(4チップ同時検査)するために、カード4の中央部には開孔部をもつザグリ穴1が形成されている。

【0030】また探針プローブ群A2は1番目の固体撮像素子チップA15と3番目の固体撮像素子チップC17のパッド、探針プローブ群B3は2番目の固体撮像素子チップB16のパッドと4番目の固体撮像素子チップD18のパッドを検査する探針プローブ配置構造になっている。また、探針プローブ群A2を構成する探針プローブ群の各々は針先が相互に交差しないように千鳥配列(スタッカー)状に配列され、探針プローブ群B3を構成する探針プローブ群の各々は針先が相互に交差しないように千鳥配列(スタッカー)状に配列され、更に、探針プローブ群A2を構成する探針プローブ群の各々の針先が探針プローブ群B3を構成する探針プローブ群の各々の針先と交差しないように、探針プローブ群(探針プローブ群A2、探針プローブ群B3の各々)の各々の針先が数10~数100 μm の距離で配列された探針プローブ配置構造となっている。

【0031】以上説明したように、第3実施形態によれば、図6のようなウエハー検査方法を実行することで、同時に4個の固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)を検査できる結果、4チャンネル並列処理機能を有する検査機を用いて同時並列に検査した場合、1つの固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)を単独に出力信号処理する検査時間の20~30%程度の検査時間で済み、大幅な測定時間の短縮を図ることができる。その結果、固体撮像素子チップ(固体撮像素子チップA15、固体撮像素子チップB16、固体撮像素子チップC17、固体撮像素子チップD18の各々)の検査時間に要する費用コストを従来の2

0～30%程度に低減することができるようになるといった効果を奏する。

【0032】なお、本発明が上記各実施形態に限定されず、本発明の技術思想の範囲内において、各実施形態は適宜変更され得ることは明らかである。また上記構成部材の数、位置、形状等は上記実施の形態に限定されず、本発明を実施する上で好適な数、位置、形状等にすることができる。また、各図において、同一構成要素には同一符号を付している。

【0033】

【発明の効果】本発明は以上のように構成されているので、以下に掲げる効果を奏する。第1に、ウエハー状態の複数($n \geq 2$)の固体撮像素子チップの各々の検査パッド上に探針プローブ群を当接した状態でウエハー検査(光学特性検査)を同時に実行することが可能となる。第2に、複数($n \geq 2$)の固体撮像素子チップの各々から各々独立した出力信号を、並列(パラレル)に検出し、デバイス特性等の検査を並列処理方式で行うので検査時間を少なくするのに効果的である。同時に2つの固体撮像素子チップの各々からの出力信号を並列に検出し、2チャンネル並列処理機能を有する検査機を用いて検査した場合とで検査時間を比較すると、1チャンネル処理機能を有する検査機を用いて1チップを単独に検査する場合検査開始から検査終了までの検査時間は殆ど等しいため、2つの固体撮像素子チップの各々の同時検査における1チップあたりに要する検査時間は、1つの固体撮像素子チップの各々を単独にウエハーレベルでの光学特性検査する検査測定時間の50～60%で済むことになる。このため、固体撮像素子チップの各々の検査時間で発生する費用コストを従来の50～60%に低減することができるといった効果を奏する。第3に、製作コストの点でも従来の探針プローブ群を同一平面に配置する探針プローブ配置構造を用いているため、従来の探針プローブカードと同程度の製作コストで済む。

【図面の簡単な説明】

【図1】本発明にかかる探針プローブカードの第1実施形態を説明するための探針プローブ配置構造図である。

【図2】図1の探針プローブカードを用いた本発明にかかるウエハー検査方法の第1実施形態を示している。

【図3】本発明にかかる探針プローブカードの第2実施形態を説明するための探針プローブ配置構造図である。

【図4】図3の探針プローブカードを用いた本発明にかかるウエハー検査方法の第2実施形態を示している。

【図5】本発明にかかる探針プローブカードの第3実施形態を説明するための探針プローブ配置構造図である。

【図6】図5の探針プローブカードを用いた本発明にかかるウエハー検査方法の第3実施形態を示している。

【図7】第1従来技術の探針プローブカードを説明するための上面図である。

【図8】第3従来技術の探針プローブカードを用いたウエハー検査方法を示している。

【図9】第3従来技術の探針プローブカードにおける2段構造の探針プローブ配置構造を説明するための上面図である。

【図10】第3従来技術の探針プローブカードにおける2段構造の探針プローブ配置構造を説明するための上面図である。

【図11】第2従来技術の探針プローブカードを用いたウエハー検査方法を示している。

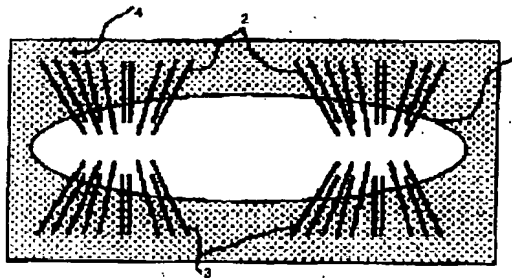
【図12】2列構造の検査パッドを備えた固体撮像素子が複数チップ並設された状態を示すチップ上面図である。

【図13】1列の固体撮像素子のみに限定された検査パッド構造を説明するための上面図である。

【符号の説明】

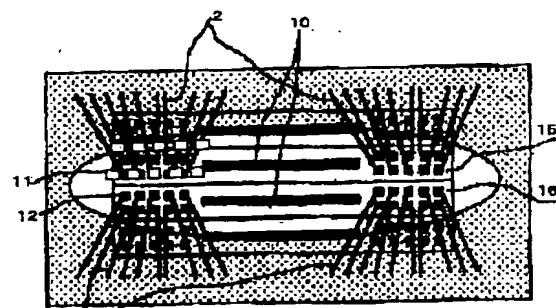
- 1…ザグリ穴
- 2…探針プローブ群A
- 3…探針プローブ群B
- 4…カード
- 10…フォトダイオード部
- 11…検査パッドA
- 12…検査パッドB
- 13…検査パッドC
- 14…検査パッドD
- 15…固体撮像素子チップA
- 16…固体撮像素子チップB
- 17…固体撮像素子チップC
- 18…固体撮像素子チップD

【図1】



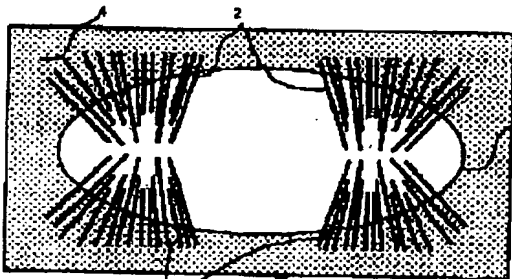
- 1 ザグリ穴
2 探針プローブ群A
3 探針プローブ群B
4 カード

【図2】



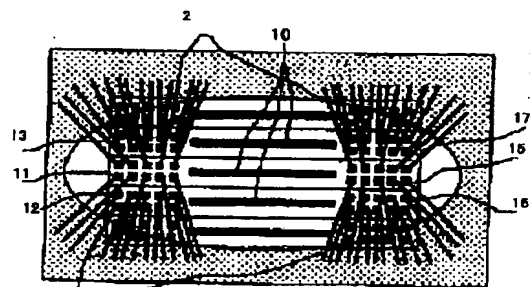
- 2 探針プローブ群A 3 探針プローブ群B
10 フォトダイオード部
11 検査パッドA 12 検査パッドB
15 固体撮像素子チップA 16 固体撮像素子チップB

【図3】



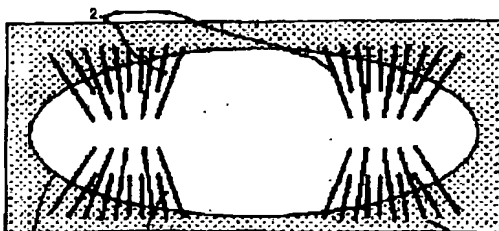
- 1 ザグリ穴
2 探針プローブ群A
3 探針プローブ群B
4 カード

【図4】



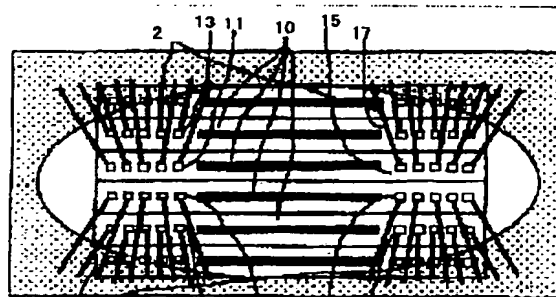
- 2 探針プローブ群A 3 探針プローブ群B
10 フォトダイオード部
11 検査パッドA 12 検査パッドB
13 検査パッドC
15 固体撮像素子チップA 16 固体撮像素子チップB
17 固体撮像素子チップC

【図5】



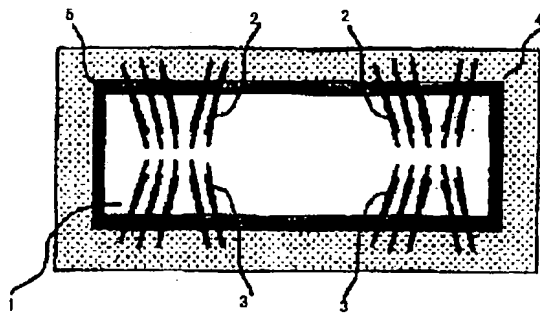
- 1 ザグリ穴
2 探針プローブ群A
3 探針プローブ群B
4 カード

【図6】



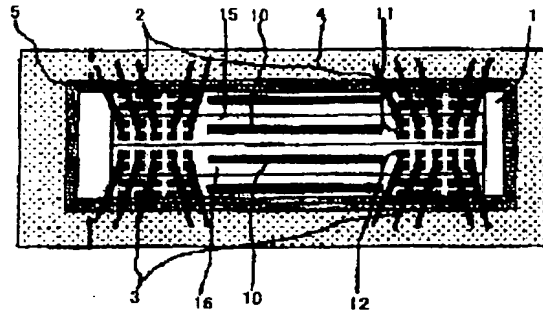
- 2 探針プローブ群A 3 探針プローブ群B
10 フォトダイオード部 11 検査パッドA
12 検査パッドB 13 検査パッドC
15 固体撮像素子チップA 16 固体撮像素子チップB
17 固体撮像素子チップC 18 固体撮像素子チップD

【図7】



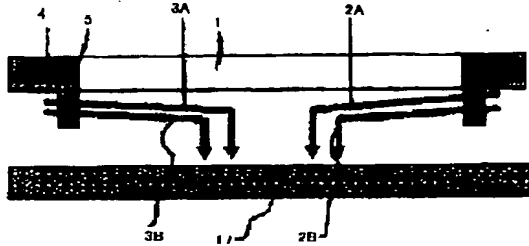
- 1 ザグリ穴
- 2 探針プローブ群A
- 3 探針プローブ群B
- 4 カード
- 5 探針プローブ固定ワウ

【図8】



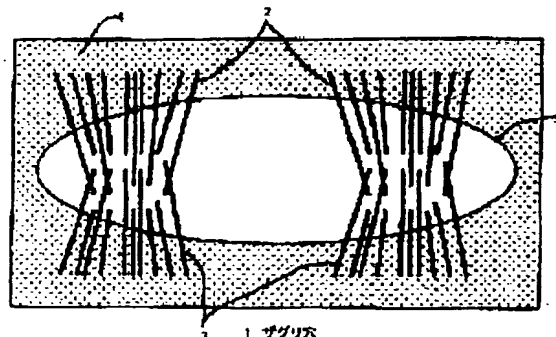
- 1 ザグリ穴
- 2 探針プローブ群A
- 3 探針プローブ群B
- 4 カード
- 5 探針プローブ固定ワウ
- 10 フォトダイオード部
- 11 検査パッドA
- 12 検査パッドB
- 15 固体撮像素子チップA
- 16 固体撮像素子チップB

【図9】



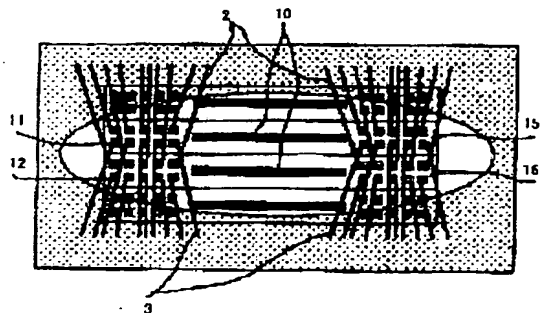
- 1 ザグリ穴
- 2A 探針プローブ群Aの1段目
- 2B 探針プローブ群Aの2段目
- 3A 探針プローブ群Bの1段目
- 3B 探針プローブ群Bの2段目
- 4 カード
- 5 探針プローブ固定ワウ
- 10 固体撮像素子チップC

【図10】



- 1 ザグリ穴
- 2 探針プローブ群A
- 3 探針プローブ群B
- 4 カード

【図11】



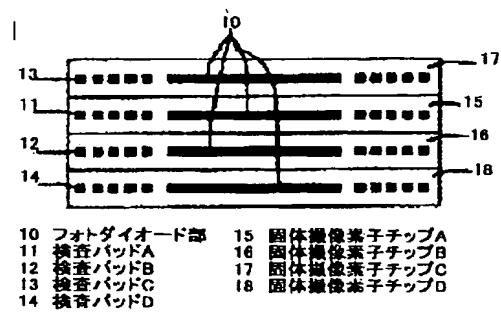
- 2 探針プローブ群A
- 3 探針プローブ群B
- 10 フォトダイオード部
- 11 検査パッドA
- 12 検査パッドB
- 15 固体撮像素子チップA
- 16 固体撮像素子チップB

【図12】



- 10 フォトダイオード部
- 11 検査パッドA
- 12 検査パッドB
- 13 検査パッドC
- 15 固体撮像素子チップA
- 16 固体撮像素子チップB
- 17 固体撮像素子チップC

【図13】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.